

# 湖北汽车工业学院

## 2015 年硕士研究生入学考试试题

考试科目： 805 电子技术基础(数字电路) (A 卷)

(答案必须写在答题纸上，写在其它地方无效)

### 一、单项选择题：1-10 小题，每题 1 分，共 10 分。

- 下列几种逻辑门中，能用作反相器的是\_\_\_\_\_。  
A. 与门            B. 或非门            C. 或门
- 下列几种逻辑门中，不能将输出端直接并联的是 \_\_\_\_\_。  
A. 三态门            B. 与非门            C. OC 门
- TTL 与非门的输入端在以下三种接法中，在逻辑上属于输入高电平的是\_\_\_\_\_。  
A. 输入端接地      B. 输入端经  $51\Omega$  电阻接地      C. 输入端悬空
- CMOS 是由\_\_\_\_\_管构成。  
A. NMOS+PMOS      B. PMOS            C. NMOS
- 与函数式  $A + \overline{A+B} \cdot C + \overline{B}$  相等的表达式为\_\_\_\_\_。  
A.  $A+B$       B.  $A+\overline{B}$       C.  $A+BC$
- 使函数  $Y = \overline{A}\overline{B} + AB$  的值为 0 的变量取值组合为  $AB =$ \_\_\_\_\_。  
A. 00、11      B. 00、10      C. 01、10
- 二进制数 1001 0110 转换为十进制后为\_\_\_\_\_。  
A. 150            B. 152            C. 156
- 组合逻辑电路的输出是与\_\_\_\_\_。  
A. 输入变量有关      B. 时钟有关      C. 存储状态有关
- 将 100 个“1”异或起来得到的结果是\_\_\_\_\_。  
A. “1”      B. “0”      C. “100”
- 使表达式  $Y = ABC\overline{C} + \overline{A}C + BC$  取值为“1”的共有\_\_\_\_\_ 最小项 。  
A. 3 个            B. 4 个            C. 5 个

**二、概念填空题：1-7 小题，每空 1 分，共 15 分。**

- 1、数字电路中的三种基本逻辑门电路是\_\_\_\_\_、\_\_\_\_\_、\_\_\_\_\_。
- 2、三态门的三种输出状态是\_\_\_\_\_、\_\_\_\_\_和\_\_\_\_\_。
- 3、在二-十进制码中，1 位十进制数用\_\_\_\_\_位二进制码表示，8421BCD 码从高位到低位的权值依次为\_\_\_\_\_。
- 4、十进制数 55 转换为二进制数是\_\_\_\_\_，转换为 16 进制数是\_\_\_\_\_。
- 5、如果对键盘上 108 个符号进行二进制编码，则至少要\_\_\_\_\_位二进制数码。
- 6、时序逻辑电路的输出与\_\_\_\_\_、\_\_\_\_\_和\_\_\_\_\_有关。
- 7、表达式  $AB + \bar{A}C + \bar{B}C$  的最简式是\_\_\_\_\_。

**三、判断题，对的打“√”，错的打“X”（1-5 小题，每题 1 分，共 5 分）**

- 1、如果  $A+B=A+C$ ，则  $B=C$ 。（ ）
- 2、时序逻辑电路具有记忆功能。（ ）
- 3、驱动共阴极 LED 显示器的译码器输出为高电平有效；而驱动共阳极 LED 显示器的译码器输出为低电平有效。（ ）
- 4、3 位二进制编码器有 3 个输入端，8 个输出端。（ ）
- 5、能将输入信号转变为二进制代码的电路称为译码器。（ ）

**四、基本计算题（共 20 分）**

1、用代数法化简下列逻辑式（共 2 题，每题 5 分）

(1)  $Y = \bar{A}BC + A\bar{B}\bar{C} + \bar{A}B$

(2)  $F = A\bar{C} + \bar{A}C + \bar{A}B + A\bar{B}$

2、用卡诺图化简下列表达式（共 2 题，每题 5 分）

(1)  $F1 = \bar{A}\bar{B} + \bar{B}\bar{C}\bar{D} + ABD + \bar{A}BCD$

(2)  $F2 = \sum m(0,2,4,5,8,10,12,13)$

### 五、组合逻辑电路分析题（共 24 分）

1、（本题 12 分）试分析图 1 所示电路的逻辑功能，要求：

- （1）写出表达式并简化；（4 分）
- （2）列出真值表；（4 分）
- （3）说明逻辑功能。（4 分）

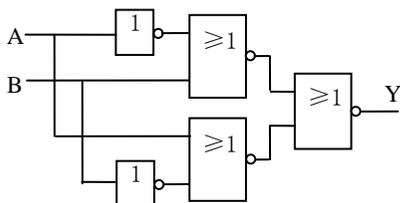


图 1

2、（本题 12 分）3 线-8 线译码器 74LS138 构成的电路如图 2 所示， $A$ 、 $B$ 、 $C$  为输入变量。

- 1) 试写出输出函数  $Y$  的最简与-或表达式；（4 分）
- 2) 列出真值表；（4 分）
- 3) 描述此电路的逻辑功能。（4 分）

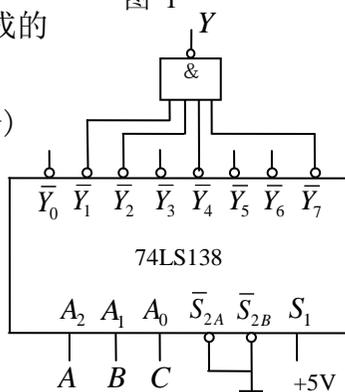


图 2

### 六、组合逻辑设计题（共 28 分）

1、（本题 14 分）某电子产品有  $A$ 、 $B$ 、 $C$ 、 $D$  四项控制参数。其中规定主要参数  $A$ 、 $B$  必须满足要求，其余参数  $C$ 、 $D$  只要有一个达标即可判定产品  $Y$  为合格。试设计一个逻辑电路实现此产品合格判定功能。要求：

- （1）列出真值表；（5 分）
- （2）写出输出函数的最简与或式；（5 分）
- （3）画出用与非门实现该电路的逻辑图。（4 分）

2、（本题 14 分）试用 74HC138 译码器和“与非门”实现一位二进制全加器，（设  $A$ 、 $B$ 、 $C_i$  分别是被加数、加数和低位来的进位位； $S$  和  $C_o$  分别是本位和及向高位的进位）。

- （1）试列出真值表；（5 分）
- （2）写出表达式；（5 分）
- （3）画出逻辑电路图。（4 分）

### 七、时序逻辑电路题（共 48 分）

1、（本题 12 分）试分析图题 3a 所示时序电路，设电路的初始状态为 0，试画出在图题 3b 所示波形作用下，Q 和 z 的波形图。

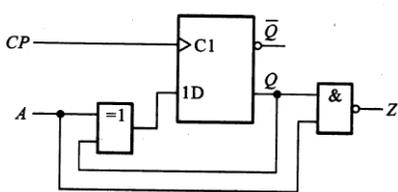


图 3a

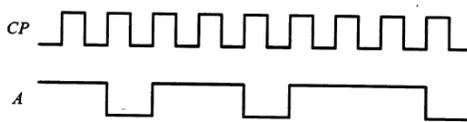


图 3b

2、（本题 12 分）在图 4 所示的逻辑电路中，试画出  $Q_1$  和  $Q_2$  端的波形，时钟脉冲等波形如图所示。设初始状态  $Q_1=Q_2=0$ 。

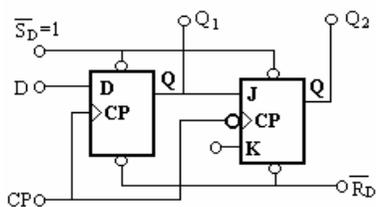
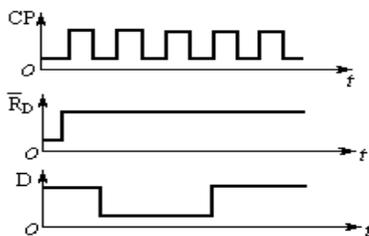


图 4



3、（本题 12 分）图 5 是一个自循环移位寄存器逻辑图，触发器初始状态为  $Q_0Q_1Q_2=100$ ，在 CP 端连续输入 6 个时钟脉冲，用表格形式列出在 6 个时钟脉冲作用下 3 个触发器的状态变化。

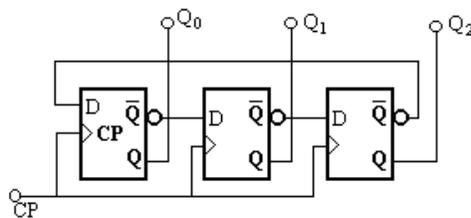


图 5

4、(本题 12 分)4 位二进制计数器 74LS161 的逻辑符号如图 6 所示。请用 74LS161 用两种方案实现 12 进制计数器，分别画出电路图。

- (1) 用异步反馈清零法；(6 分)
- (2) 用同步反馈置数法。(6 分)

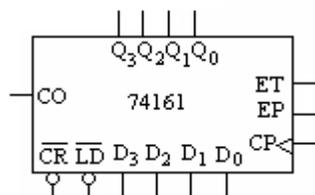


图 6